

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-083081

(43)Date of publication of application : 28.03.1997

(51)Int.CI.

H01S 3/18

H01L 21/301

(21)Application number : 07-238865

(71)Applicant : DENSO CORP

(22)Date of filing : 18.09.1995

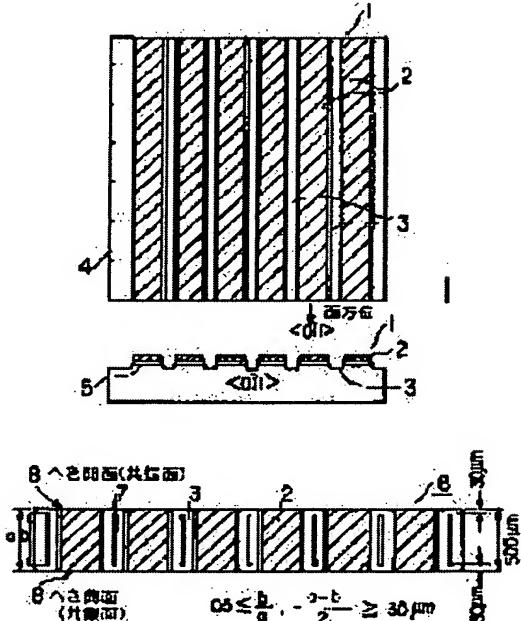
(72)Inventor : ATSUMI KINYA
KIMURA YUJI
ABE KATSUNORI
MATSUSHITA NORIYUKI

(54) FABRICATION OF SEMICONDUCTOR LASER ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To protect an active layer against damage due to cleavage by etching a trench deeper than the active layer in parallel with a stripe electrode, describing a scribe line in the trench in parallel with the stripe electrode, and then cleaving a substrate along the scribe line.

SOLUTION: A trench 3 is etched between the rows of stripe electrodes (face orientation 011) 2 formed on the 100 crystal face of a substrate 1. A scratch 4 is made in the side part of substrate 1 by means of a scribe and the substrate 1 is cleaved at the position of scratch 4 thus obtaining a stripe laser bar 6. A scribe line 7 is then described on the bottom of trench 3 by means of a scribe. A sharp object, e.g. the edge of a cutter, is subsequently applied to the surface of laser bar 6 where the trench is not etched and the laser bar 6 is cleaved along the scribe line 7. According to the method, the active layer 5 of semiconductor laser element can be protected against damage due to cleavage.



LEGAL STATUS

[Date of request for examination] 25.02.2002

[Date of sending the examiner's decision of rejection] 05.10.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-83081

(43) 公開日 平成9年(1997)3月28日

(51) Int. Cl.⁶
H01S 3/18
H01L 21/301

識別記号

F I
H01S 3/18
H01L 21/78

L
S
U

審査請求 未請求 請求項の数4 O L (全6頁)

(21) 出願番号 特願平7-238865

(22) 出願日 平成7年(1995)9月18日

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 渥美 欣也

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(72) 発明者 木村 裕治

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(72) 発明者 安部 克則

愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(74) 代理人 弁理士 鈴江 武彦

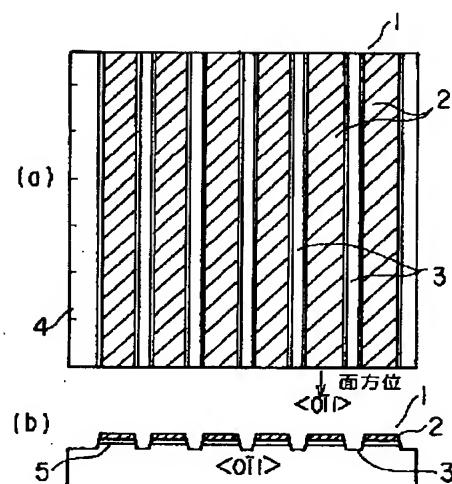
最終頁に続く

(54) 【発明の名称】半導体レーザ素子の製造方法

(57) 【要約】

【課題】複数の半導体レーザ素子が形成される基板から半導体レーザ素子を分割する際に行う劈開に伴うスクライブラインを描くことにより、上面から極めて近傍に位置する活性層にダメージが与えられる。このダメージにより、活性層内にかかる外部応力や活性層内の結晶欠陥が増殖しやすく、素子の劣化が速くなり、長期に渡る信頼性が得られない。

【解決手段】本発明の半導体レーザ素子の製造方法により、活性層5を含む複数の半導体レーザ構成要素が積層され、上部にストライプ電極2が平行に複数形成されている半導体基板1に対し、ストライプ電極2と平行に、活性層5を除去する深さまでエッティング溝3を形成する。その後、ストライプ電極2に垂直な方向に劈開して共振面を形成し、エッティング溝3内にスクライブライン7を形成し、スクライブライン7に沿ってレーザバー6を劈開して素子の分割を行う。



【特許請求の範囲】

【請求項1】活性層を含む半導体レーザ素子構成要素が半導体基板上に積層形成され、最上部にストライプ電極を有する半導体レーザ素子形成基板を形成する工程と、

前記ストライプ電極間を前記活性層が除去される深さまで除去し、エッティング溝を形成する工程と、

前記エッティング溝が形成された半導体レーザ素子形成基板に対し、前記ストライプ電極の列方向に直交する方向で共振面を形成するように劈開し、短冊状のレーザバーを製作する工程と、

前記レーザバーのエッティング溝の底部に、前記ストライプ電極に沿ったスクライブラインを描き、そのスクライブラインに沿って前記半導体基板を劈開し、半導体レーザ素子を個別にするように分割する工程と、を具備することを特徴とする半導体レーザの製造方法。

【請求項2】前記エッティング溝の底部に描くスクライブラインは、前記レーザバーの両劈開面の端に達しないようにエッティング溝の底部に描くことを特徴とする請求項1記載の半導体レーザの製造方法。

【請求項3】前記エッティング溝の底部のスクライブラインを描く領域は、前記半導体基板が露出していることを特徴とする請求項1記載の半導体レーザの製造方法。

【請求項4】前記スクライブラインを描くエッティング溝の底部上に絶縁膜及び該絶縁膜上に金属膜を積層形成し、該金属膜上から前記半導体基板に到達するようにスクライブラインを描くことを特徴とする請求項1記載の半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体レーザ素子に係り、特にレーザレーダ用に好適する大出力の半導体レーザ素子の製造方法に関する。

【0002】

【従来の技術】一般に、レーザビームには、発生する装置により、He-Neガス等によるガスレーザ、ルビー等による固体レーザや半導体を用いた半導体レーザ等が知られている。図6及び図7を参照して、従来の半導体レーザ素子の製造方法について説明する。

【0003】まず、GaAs等の基板上に活性層やクラッド層を単結晶成長した基板に絶縁膜や電極を成膜した後、所定のフォトリソ工程によりパターニングしてエッティングを施し、ストライプ電極31を形成して、半導体レーザ素子形成基板を製造する。

【0004】その後、半導体レーザ素子形成基板の側部に傷を付け、ストライプ電極31に対し垂直に交わる方向に劈開し、短冊状のレーザバー30を製作する。この劈開は、結晶方向に沿って行われ、その劈開面32をミラー状に形成して共振面として利用する。

【0005】次に、レーザバー30をスクライバ34に 50

て、活性層に近い面からストライプ電極31間にストライプ電極31と平行にスクライブライン33を入れ、スクライブライン33の下からカッターの刃等を当て、スクライブライン33に沿って劈開し、1つの素子に形成する。なお、このストライプ電極31と平行な劈開面は、ミラー面とはならないため、共振面とはならない。なお、1つの素子の大きさは $500\mu m \times 500\mu m$ 程度とする。

【0006】

10 【発明が解決しようとする課題】前述した従来の半導体レーザ素子の製造工程において、スクライバ装置にて、ストライプ電極と平行に溝を形成する工程がある。その際、ダイヤモンド等からなる鋭利な針先を用いて、機械的に数 μm の深さで野書き線(スクライブライン)を描写する。

【0007】しかし、活性層は半導体レーザ素子形成基板の上面から $4 \sim 5\mu m$ と極めて近傍に位置しており、このスクライブラインを描くことにより、この活性層にダメージが与えられることになる。このダメージの入った領域は、一見ストライプ電極から離れているが、ストライプ電極の幅が大きい場合、例えば、大出力半導体レーザ素子のように、瞬時に数十アンペアもの電流を素子内に流し、数十ワットもの光出力を出す場合には、ストライプ電極の幅が $100\mu m$ 以上必要であり(小出力半導体レーザでは $30\mu m$ 以下)、このような場合には活性層内にかかる外部応力や活性層内の結晶欠陥が増殖しやすく、素子の信頼性に大きく影響する。従って、素子の劣化が速くなり、長期に渡る信頼性が得られないという問題になる。

20 20 【0008】また、前記スクライブライン33を描写する際に、前記レーザバー30をフルスクライブすると、前記共振面32の角が欠ける欠損部33aが生じる場合が多く、活性層35内の結晶欠陥を引き起こすばかりでなく、冷熱衝撃試験時に熱応力の集中が起り、その欠損部33aから内部側にクラックが発生する。その結果、著しく歩留まりが悪くなるという問題があった。

30 【0009】また、この共振面を形成した時と同様な方法で劈開を行った場合には、素子化した面も共振面となり、レーザ光が所定の素子前面から取り出すことができなくなる。

40 【0010】そこで本発明は、素子分割の劈開に伴う活性層へのダメージを防止し、高出力で長期に渡り信頼性の高い半導体レーザ素子を製造する半導体レーザ素子の製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明は前記目的を達成するために、活性層を含む半導体レーザ素子構成要素が半導体基板上に積層形成され、最上部にストライプ電極を有する半導体レーザ素子形成基板を形成する工程と、前記ストライプ電極間を前記活性層が除去される深さま

で除去し、エッチング溝を形成する工程と、前記エッチング溝が形成された半導体レーザ素子形成基板に対し、前記ストライプ電極の列方向に直交する方向で共振面を形成するように劈開し、短冊状のレーザバーを製作する工程と、前記レーザバーのエッチング溝の底部に、前記ストライプ電極に沿ったスクライブラインを描き、そのスクライブラインに沿って前記半導体基板を劈開し、半導体レーザ素子を個別にするように分割する工程とを含む半導体レーザの製造方法を提供する。

【0012】さらに、前記エッチング溝の底部に描くスクライブラインは、前記レーザバーの両劈開面の端に達しないようにエッチング溝の底部に描き、前記エッチング溝の底部のスクライブラインを描く領域は、露出している前記半導体基板、若しくは、該エッチング溝の底部上に絶縁膜及び該絶縁膜上に金属膜を積層形成し、その金属膜上から前記半導体基板に到達するようにスクライブラインを描く。

【0013】以上のような本発明の半導体レーザ素子の製造方法は、複数の素子が形成された半導体レーザ素子形成基板から個々に半導体レーザ素子へ分割するための劈開に行う際、ストライプ電極と平行し且つ活性層を越える深さまでのエッチング溝を形成し、この溝内にストライプ電極と平行してスクライブラインを描き、これに沿って劈開される。

【0014】

【発明の実施の形態】以下、図面を参照して本発明の実施形態を詳細に説明する。

【0015】図1(a)には、本発明による半導体レーザの製造方法を説明するための第1実施形態として、製造過程にある半導体レーザ素子が多数形成された半導体レーザ素子形成基板の上面図を示し、同図(b)はその正面図を示す。図2は前記半導体結晶基板をバー状態にしたものへスクライブラインを入れた状態を示し、図3は、素子1個単位に分離した半導体レーザ素子の断面構成を示す図である。

【0016】まず、図1(a)は、図3に示すような半導体基板9上にクラッド層10、活性層5、クラッド層11、キャップ層12が積層形成され、さらにその上に絶縁層13及びストライプ電極2が形成された製造過程の複数の半導体レーザ素子が形成された半導体レーザ素子形成基板1を示す。なお、図示していないがこの半導体レーザ素子形成基板1の裏面には、下部電極及び半田層が形成されているものとする。

【0017】前記半導体レーザ素子形成基板1の結晶面の面方位100面上に形成された

【数1】

ストライプ電極(面方位011)2

の列間に形成されるエッチングによる平行な溝は、エッチング溝3とする。このエッチング溝3の深さは、半導体レーザ素子の活性層5よりも深い、4~5μmの深さ

に形成する。エッチング溝3の形成は、ウエットエッチング法またはドライエッチング法のいずれを用いてもよい。

【0018】そして、前記半導体レーザ素子形成基板1の側部にスクリーパにより傷4を形成し、この傷4の位置から劈開し、短冊状のレーザバー6を得る。この時の劈開面8が共振面となる。次に、このレーザバー6において、エッチング溝3の底部にスクリーパにて、スクライブライン7を形成する。

【0019】ここで、スクライブライン7を描写する位置は、各共振面8から30μm以上離れた位置から開始すると、各半導体レーザ素子の角が欠けずに良好に分離することができる。

【0020】このスクライブライン7については、図2に示すように、好ましくはレーザの共振器長aとスクライブライン長bの関係が、

$$b/a \geq 0.5, (a-b)/2 \geq 30\mu m$$

の関係を満たせば、良好な素子分離ができる。

【0021】次に、レーザバー6のエッチング溝3のある面と対向する面より、カッターの刃等の鋭利なもので押さえつけ、スクライブライン7に沿って劈開し、1つの半導体レーザ素子を得る。この時、エッチング溝3は、活性層5より深く形成されているため、その部分は共振面とはならない。

【0022】前述した製造方法により、半導体レーザ素子の活性層5には、何ら機械的なダメージを与えず、極めて信頼性の高い素子を提供することができる。

【0023】なお、本実施例では、絶縁層13、ストライプ電極2は、前記スクライブライン7にかかるないよう、フォトリソ工程を用いてパターニングして半導体基板9が露出しており、前記スクリーパの針で容易にスクライブライン7を入れることができる。

【0024】なお、活性層5内の発光領域14は、ストライプ幅と一致し、本実施形態では、ストライプ幅を400μm、素子の幅を600μm、共振器長500μmとしている。

【0025】次に、本発明による半導体レーザの製造方法を説明するための第2実施形態として、図4に半導体レーザ素子の構成を示し説明する。

【0026】前述した第1実施形態では、スクライブライン7を描写する箇所は半導体基板9が露出していたが、本実施形態では、絶縁膜17で前記スクライブライン7の位置まで素子領域を覆い、信頼性を上げている。

【0027】また絶縁膜17にスクライブライン7を描写する場合には、絶縁膜17がSiO₂やSi₃N₄等からなるため、スクリーパの針が滑るため、該絶縁膜17上にストライプ電極16になるAu膜を同時に形成しておき、スクリーパの針を電極16の表面から食い込ませることで、前記絶縁膜17を経て半導体基板9内に、スクライブラインを描写させることが可能になる。

【0028】本実施形態も前述した第1実施形態と同様な効果が得られる。

【0029】次に、本発明による半導体レーザの製造方法を説明するための第3実施形態として、図5に半導体レーザ素子の構成を示し説明する。

【0030】前述した第2実施形態では、絶縁膜17上にストライプ電極16ともなるAu膜を形成したが、絶縁膜17と前記Au膜の密着強度が小さかった場合、スクライブライン7を描写した後、1個の半導体レーザ素子に分割すると、切断面部分のAu膜が絶縁膜17から剥離する恐れがある。

【0031】従って、この第3実施形態では、第2実施形態のように絶縁膜17を形成した後、ストライプ電極16とは別個に、スクライブラインを描写する領域上にのみ、スクライバの針が食い込むような金属ストライプ18をストライプ電極2の形成時に併せて形成する。但し、この金属ストライプ18は、ストライプ電極2と同一材料である必要はない。

【0032】また、本発明の半導体レーザの製造方法は前述した実施形態に限定されるものではなく、実施形態に記載した面方位100の面上のストライプ電極2に対して、直交する方向にストライプ電極を形成してもよい。

【0033】さらに本実施形態では、ストライプ幅を400μmとしたが、そのストライプ幅は特に限定されるものではない。従って、パルス駆動の大出力半導体レーザに限らず、ストライプ幅の小さい直流駆動(CW)の半導体レーザに本発明を適用するようにしてもよい。

【0034】なお、半導体レーザの劈開にエッティング溝を使うものとして、特公昭59-14914号公報に記載されたものがあるが、このものは共振面に対してエッティング溝を形成するものであり、本発明の対象とする、ストライプ電極と平行な方向への素子化のための劈開に対しては、従来技術で説明したものと同様な方法で劈開している。従って、この従来の技術では、本発明のような作用及び効果は得られない。

【0035】さらに、半導体レーザの劈開にスクライブラインを共振面から離れた位置からけがくものとして、特公平1-41268号公報に記載されたものがあるが、これは半導体基板の素子形成面とは裏面側(上部電極と反対面側)からスクライブラインを描写したものであり、本質的には活性層への機械的ダメージを皆無にはできない。従って、この従来の技術では、本発明のような作用及び効果は得られない。

【0036】以上説明したように、本実施形態によれば、多数の素子が形成された半導体レーザ素子形成基板を個々の半導体レーザ素子に分割するための劈開において、ストライプ電極と平行に活性層を除去する深さまでエッティング溝を形成し、この溝内にストライプ電極と平行にスクライブラインを描写し、これに沿って劈開する

ことにより、活性層内にダメージを全く与えずに、1個の半導体レーザ素子に分割することができる。

【0037】また、本実施形態によれば、共振面や側部が台形(メサ)形状になっているため、劈開の際に欠けがなく、冷熱衝撃試験時にも過度の熱応力集中が起こらず、信頼性の高い半導体レーザ素子を供給でき、歩留まりも向上する。

【0038】前記半導体レーザ素子形成基板において、半導体基板が露出しているため、スクライバ装置のダイヤモンド針で容易に基板内にスクライブラインを描写することができる。

【0039】また、半導体基板上に絶縁膜を形成し、その絶縁膜のスクライブラインを描写する場合でも、その絶縁膜上に電極用の金属膜を形成して、ダイヤモンド針を金属膜上から書き入れることにより、容易に絶縁膜を経て半導体基板にスクライブラインを入れることが可能である。

【0040】本発明の半導体レーザの製造方法を用いて、半導体レーザ素子を形成する場合には、活性層の発光領域の幅が100μm以上の大出力半導体レーザに好適し、ストライプ幅が大きい場合の素子化を確実に行うことができる。

【0041】

【発明の効果】以上詳述したように本発明によれば、素子分割の劈開に伴う活性層へのダメージを防止し、高出力で長期に渡り信頼性の高い半導体レーザ素子を製造する半導体レーザ素子の製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を実施するための半導体レーザ素子が多数形成された半導体レーザ素子形成基板の構成を示す図である。

【図2】図1に示した半導体レーザ素子形成基板から製作したレーザバーにスクライブラインを描写した例を示す図である。

【図3】図1に示した半導体レーザ素子形成基板を分割した1個の半導体レーザ素子の断面構成を示す図である。

【図4】本発明による第2実施形態を説明するための半導体レーザ素子の断面構成を示す図である。

【図5】本発明による第3実施形態を説明するための半導体レーザ素子の断面構成を示す図である。

【図6】従来の半導体レーザ素子の製造方法について説明するための複数の半導体レーザ素子が形成された基板を示す図である。

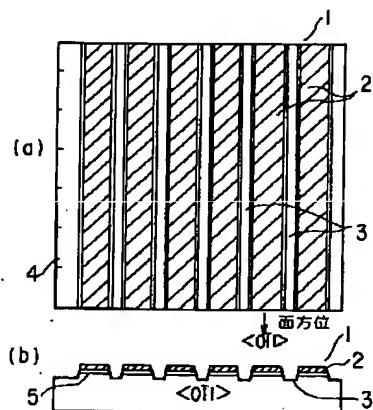
【図7】従来の半導体レーザ素子の製造方法について説明するための1個に分割された半導体レーザ素子の構成を示す図である。

【符号の説明】

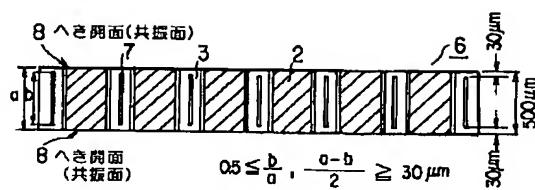
1…半導体レーザ素子形成基板、9…半導体基板、2…

ストライプ電極、2 2…エッティング溝、5…活性層、1
0, 11…クラッド層、12…キャップ層、13…絶縁
膜。

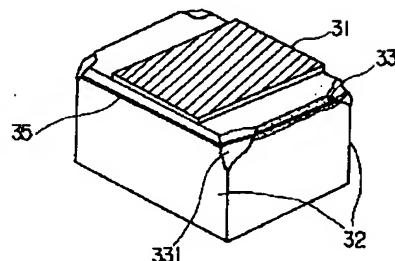
【図 1】



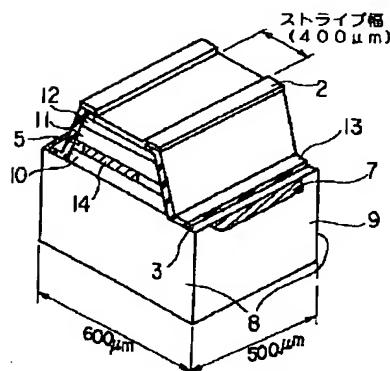
【図 2】



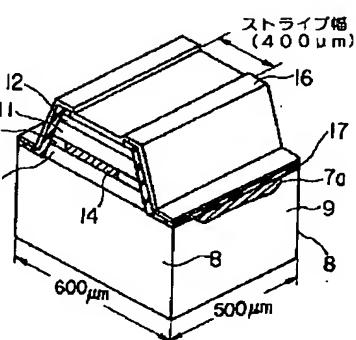
【図 7】



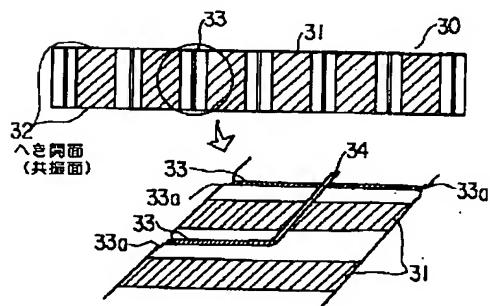
【図 3】



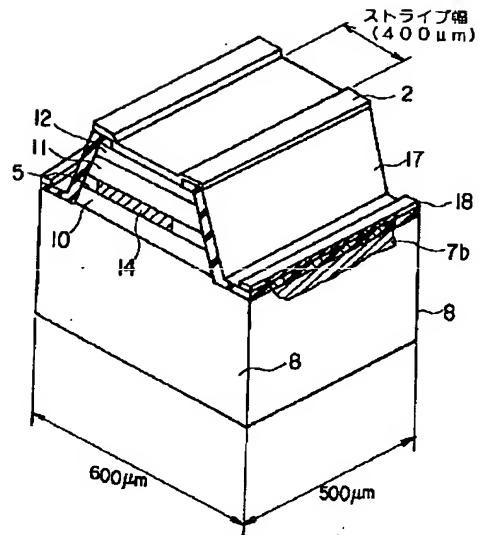
【図 4】



【図 6】



【図 5】



フロントページの続き

(72) 発明者 松下 規由起
愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内